

（深圳）

实验作业

开课学期： 2022春季

课程名称：计算机组成原理（实验）

实验名称： 直接映射Cache设计

实验性质： 综合设计型

实验学时： 4 地点： T2

学生班级： 计算机三班

学生学号： 200110309

学生姓名： 段子豪

作业成绩：

实验与创新实践教育中心制

2022年5月

|  |
| --- |
| 1. Cache模块设计 |
| （画出读、写的状态转移图，并描述状态之间的转移关系和转移条件、以及每个状态需要完成什么操作。）  C:\Users\Administrator\Desktop\IMG_5098.JPG |
| 1. **调试报告** |
| （仿真截图及时序分析，要求包含读命中、读缺失、写命中及写缺失共四种情况的分析，且每种情况需列举2个测试用例进行分析。）  例1：（看不清可以放大观看，下同）  C:\Users\Administrator\AppData\Roaming\Tencent\Users\2782457525\QQ\WinTemp\RichOle\[ZM~}G76FNNU)2(JAUE3~60.png  该测试用例是读缺失，读取第一个字节，此时cache空空如也：  rreq\_from\_cpu读请求为高电平，所以此时从下个状态ready变为状态tag\_check。  下一个时序， rreq\_from\_cpu读请求为高电平，并且未能命中，miss变为高电平，所以下个状态由tag\_check变为ref\_fill。此时rreq\_to\_mem请求读内存变为高电平，因为此时未能命中，miss为高电平，rreq\_from\_cpu读请求为高电平，并且rvalid\_from\_mem内存读取数据可用标志为低电平，表示没有从内存读数据。开始从主存读取数据。  经过若干时钟周期，rvalid\_from\_mem变为高电平，表示读取从内存读取到数据。wea写使能从0变1，因为此时状态是ref\_fill且rvalid\_from\_mem内存读取数据可用标志为高电平，表示可以把数据从主存写入cache。 read\_data\_from\_mem从内存读取的数据从0变为0e0c0bea，赋给cache\_line\_r待写入Cache的Cache行数据的低32位。  下一个周期，cache\_line低32位也变成cache\_line\_r的低32位，状态ref\_fill也将变为状态\_tag\_check。rdata\_to\_cpu输出给cpu的数据为ea，因为offset是0，为所读数据的0到7位，此时hit和hit\_to\_cpu也变为高电平，表示命中。valid\_bid由0变1，表示数据有效，miss从1变0，表示命中。rreq\_from\_cpu读请求在此周期末由高电平变为低电平。  例2：  C:\Users\Administrator\AppData\Roaming\Tencent\Users\2782457525\QQ\WinTemp\RichOle\2$TZLR2%$G4R~YWRMG{5CSY.png  该测试用例是三个读命中，接着上一次的，上一次从内存取四个字节到cache，读取出  0号字节，这次读取123三个字节，分析前两个：  rreq\_from\_cpu读请求为高电平。  下一个时序， rreq\_from\_cpu读请求为高电平，并且命中，hit变为高电平（上一次已经顺带读取出了后面三个字节），此时从状态ready变为状态tag\_check，raddr\_to\_mem变为addr\_from\_cpu，即1.实际上此时waddr\_to\_mem也变为addr\_from\_cpu，只是没有写使能。此周期末，读结束，rreq\_from\_cpu读请求变为低电平。rdata\_to\_cpu输出给cpu的数据为0b，因为offset是1  若干时序后，rreq\_from\_cpu读请求为高电平。  下一个时序， rreq\_from\_cpu读请求为高电平，并且命中，hit变为高电平，此时从状态ready变为状态tag\_check，raddr\_to\_mem变为addr\_from\_cpu，即2.。此周期末，读结束，rreq\_from\_cpu读请求变为低电平。rdata\_to\_cpu输出给cpu的数据为0c，因为offset是2  例3：  C:\Users\Administrator\AppData\Roaming\Tencent\Users\2782457525\QQ\WinTemp\RichOle\]__~KL}M{8D]Y(0O{C7F{HE.png  该测试用例是读缺失，这是第五次读，读取第五个字节，前面四个字节读取完毕，此时第五个字节没有加载到cache，故发生读缺失：  rreq\_from\_cpu读请求为高电平，所以此时下个状态从ready变为状态tag\_check。  下一个时序， rreq\_from\_cpu读请求为高电平，并且未能命中，miss为高电平，所以下个状态由tag\_check变为ref\_fill。此时rreq\_to\_mem请求读内存变为高电平，因为此时未能命中，miss为高电平，rreq\_from\_cpu读请求为高电平，并且rvalid\_from\_mem内存读取数据可用标志为低电平，表示没有从内存读数据。开始从主存读取数据。  经过若干时钟周期，rvalid\_from\_mem变为高电平，表示读取从内存读取到数据。wea写使能从0变1，因为此时状态是ref\_fill且rvalid\_from\_mem内存读取数据可用标志为高电平，表示可以把数据从主存写入cache。 read\_data\_from\_mem从内存读取的数据从0变为2c2eff80，赋给cache\_line\_r待写入Cache的Cache行数据的低32位。  下一个周期，cache\_line低32位也变成cache\_line\_r的低32位，状态ref\_fill也将变为状态\_tag\_check。rdata\_to\_cpu输出给cpu的数据为80，因为offset是0，为所读数据的0到7位，此时hit和hit\_to\_cpu也变为高电平，表示命中。valid\_bid由0变1，表示数据有效，miss从1变0，表示命中。rreq\_from\_cpu读请求在此周期末由高电平变为低电平。在这里解释一下cache\_line和cache\_line\_r的高六位为什么是0x20，因为0到4位tag为0，故低5位是00000，而最高位为有效1，所以是0b100000。  例4：  C:\Users\Administrator\AppData\Roaming\Tencent\Users\2782457525\QQ\WinTemp\RichOle\GLOTABW{NTQMH@VHZ7LYKRI.png  该测试是写命中  wreq\_from\_cpu变为高电平，addr\_from\_cpu变为1fc0，cache\_line\_r变为3f00000000  下一时序，状态从ready变为状态tag\_check，hit变为高电平，表示命中。Wdata\_to\_mem和Waddr\_to\_mem变为addr\_from\_cpu和data\_form\_cpu，也就是ff。cache\_line\_r的最低八位为ff，因为偏移量是0。  例5：  C:\Users\Administrator\AppData\Roaming\Tencent\Users\2782457525\QQ\WinTemp\RichOle\@9GBTK77I@_TAU{`C)@EJ5F.png  该测试是写缺失：  wreq\_from\_cpu变为高电平，addr\_from\_cpu变为1ec4，cache\_line\_r变为3e00000000  下一时序，状态从ready变为状态tag\_check，hit低电平，表示未命中。直接返回，结束。  例6：  C:\Users\Administrator\AppData\Roaming\Tencent\Users\2782457525\QQ\WinTemp\RichOle\BB0C5O4GED7I6GM6DX9J%HD.png  该测试是写命中  wreq\_from\_cpu变为高电平，addr\_from\_cpu变为1fcc，cache\_line\_r变为3f00000000  下一时序，状态从ready变为状态tag\_check，hit变为高电平，表示命中。Wdata\_to\_mem和Waddr\_to\_mem变为addr\_from\_cpu和data\_form\_cpu。cache\_line\_r的最低八位为ff，因为偏移量是0（c的最低两位是00）。  例7：  C:\Users\Administrator\AppData\Roaming\Tencent\Users\2782457525\QQ\WinTemp\RichOle\@3)~I7{EL`2JMOF6_}49XZM.png  该测试是写缺失：  wreq\_from\_cpu变为高电平，addr\_from\_cpu变为1ed4，cache\_line\_r变为3e00000000  下一时序，状态从ready变为状态tag\_check，hit低电平，表示未命中。直接返回，结束。 |